ELKOM (Jurnal Elektronika dan Komputer)
p-ISSN : 1907-0012 (print) e-ISSN : 2714-5417 (online)
Vol. 19, No. 1, Juli 2026
https://journal.stekom.ac.id/index.php/elkom

Perbandingan Arsitektur x86, ARM, dan RISC-V terhadap Kinerja dan Efisiensi Energi pada Sistem Komputasi Modern: A Systematic Literature Review

Nara Sista[1*], Supriyanto[2]
[1,2]Department of Informatics, Universitas Sultan Ageng Tirtayasa, Cilegon 42435, Banten, Indonesia
Email author: narasista12@gmail.com[1], supriyanto@untirta.ac.id[2]

Article Info

Article history:

Received July9, 2026
Revised July11, 2026
Accepted July 13, 2026
Available July 14, 2026
Published July 30, 2026

Keywords:

Computer Architecture
RISC
CISC
ARM
RISC-V
Systematic Literature Review

ABSTRACT

The rapid growth of cloud computing, artificial intelligence, and energy-efficient computing has increased interest in alternative processor architectures beyond traditional x86 systems. This study aims to compare the characteristics, performance, and energy efficiency of x86, ARM, and RISC-V architectures through a Systematic Literature Review (SLR). Literature was collected from IEEE Xplore, ACM Digital Library, SpringerLink, arXiv, and Google Scholar covering publications from 2021 to 2026. After applying inclusion and exclusion criteria, 20 articles were selected for detailed analysis. The findings indicate that ARM and RISC-V generally provide better performance-per-watt efficiency than x86, particularly in cloud and AI-related workloads. ARM has achieved significant adoption in hyperscale cloud infrastructures due to its lower power consumption and operational costs. Meanwhile, RISC-V demonstrates strong potential through its open-source, royalty-free, and modular architecture, supported by successful hardware implementations on FPGA platforms. However, x86 continues to maintain advantages in software compatibility and ecosystem maturity. In conclusion, no single architecture is universally superior; the choice depends on application requirements, energy constraints, and software ecosystem considerations. These findings provide a comprehensive overview of current processor architecture trends and their implications for future computing systems.

Corresponding Author:
Nara Sista
Fakultas Teknik, Universitas Sultan Ageng Tirtayasa, Jl. Jenderal Sudirman KM. 3,
Cilegon, Banten 42435, Indonesia
Email: narasista12@gmail.com

OPEN ACCESS

1. INTRODUCTION

Perjalanan arsitektur komputer tidak lepas dari dua nama besar: CISC dan RISC. Keduanya mewakili filosofi yang bertolak belakang dalam merancang prosesor. CISC, yang diwakili oleh keluarga x86 dari Intel dan AMD, mengandalkan instruksi dengan panjang bervariasi dan mampu menjalankan perintah tingkat tinggi langsung di sisi perangkat keras (Syahputra dkk., 2026). Karena itulah prosesor x86 unggul dalam menangani beban kerja berat, terutama di desktop dan server konvensional. RISC justru mengambil jalur sebaliknya: instruksi dibuat seragam dan dirancang untuk tuntas dalam satu siklus jam. Tujuannya jelas, yakni mengejar kecepatan eksekusi setinggi mungkin sambil menekan pemakaian daya (Maulana dkk., 2025). Selama bertahun-tahun, perbedaan ini melahirkan pembagian

pasar yang kaku x86 mendominasi komputasi performa tinggi, sementara RISC menjadi pilihan utama untuk perangkat portabel dan sistem tertanam (Batara dkk., 2025; Rosdiyanto dkk., 2025).

Namun, tembok pemisah itu mulai runtuh seiring menggelindingnya tiga gelombang besar: IoT, perangkat bergerak, dan komputasi awan (Muzakkty dkk., 2024). ARM, yang dulu hanya dianggap sebagai "otak" ponsel pintar, kini berani menyerbu pusat data skala besar. Keunggulannya ada pada efisiensi daya, dan strategi ini terbukti manjur Apple Silicon di komputer konsumen maupun prosesor AWS Graviton di data center raksasa sama-sama memanfaatkan arsitektur RISC (Wang dkk., 2024). Di saat yang sama, RISC-V muncul sebagai pendatang baru yang menarik. Arsitektur ini bersifat terbuka, modular, dan bebas royalti (Chakravarthi & Koteshwar, 2025). Konsep non-proprieter-nya memungkinkan pengembang lepas dari kendali lisensi Intel di satu sisi, maupun skema IP milik ARM di sisi lain (Muzakkty dkk., 2025).

Perubahan di tingkat industri ini otomatis mendorong lahirnya berbagai penelitian baru yang menguji ulang mana yang lebih unggul. Rosdiyanto dkk. (2025), misalnya, menegaskan bahwa RISC tetap menjadi yang terdepan dalam hemat daya untuk sistem tertanam modern. Di ranah pusat data, Simili dkk. (2024) dan Loghin (2024) secara terpisah menunjukkan bahwa server ARM mampu memangkas konsumsi energi saat menangani basis data tanpa mengorbankan kinerja. Dari sisi pengembangan perangkat keras, simulasi berbasis FPGA membuktikan bahwa pipelining 5-tahap serta unit ekstensi vektor di RISC-V bisa diandalkan untuk perhitungan rumit (Lalu, 2024; Imianosky dkk., 2024). Bahkan ada upaya memakai model bahasa untuk menerjemahkan kode assembly dari CISC ke RISC secara otomatis (Heakl dkk., 2024), meskipun pendekatan ini masih menyimpan risiko berupa pembengkakan jumlah instruksi yang justru bisa memperlambat eksekusi (Xie dkk., 2024).

Meski kaya akan data, literatur yang ada masih menyisakan beberapa titik buta. Banyak penelitian yang memilih fokus pada satu aspek saja misalnya efisiensi daya di cloud, atau detail mikroarsitektur, tapi jarang yang menyatukan performa, termal, dan fleksibilitas perangkat lunak dalam satu bingkai analisis. Komparasi tiga arsitektur sekaligus x86, ARM, dan RISC-V dalam satu kerangka kerja juga masih terbilang langka (Ali, 2023). Tak hanya itu, sebagian besar bukti empiris yang tersedia berasal dari studi kasus di luar negeri. Padahal, pertanyaan tentang sejauh mana teknologi ini bisa diadopsi untuk memperkuat ekosistem digital Indonesia dan apa implikasinya terhadap kedaulatan teknologi nasional masih nyaris tak tersentuh.

Untuk menjawab celah-celah itulah penelitian ini diangkat. Metode yang dipakai adalah studi literatur sistematis yang mencakup publikasi ilmiah periode 2021–2026. Yang membedakan tulisan ini dari yang lain: pembahasan multi-aspek secara terpadu (kinerja, konsumsi daya, kompleksitas instruksi, dan prospek ke depan), komparasi langsung tiga arsitektur, dan analisis dampaknya terhadap Indonesia. Tujuan spesifiknya ada tiga: membandingkan performa dan efisiensi energi RISC vs CISC di sistem modern, mengurai alasan di balik suksesnya ARM merambah cloud, serta menilai kesiapan ekosistem RISC-V sebagai arsitektur terbuka masa depan. Dengan begitu, tulisan ini diharapkan bisa memberi gambaran utuh kepada praktisi, akademisi, dan para pengambil kebijakan di Tanah Air—sebagai bahan pertimbangan dalam menentukan strategi adopsi teknologi ke depan.

Berdasarkan uraian tersebut, penelitian ini bertujuan untuk menyajikan sintesis komprehensif mengenai perkembangan arsitektur x86, ARM, dan RISC-V berdasarkan publikasi ilmiah terkini. Untuk mencapai tujuan tersebut, penelitian ini dirumuskan ke dalam beberapa pertanyaan penelitian (Research Questions/RQ) sebagai berikut:

RQ1: Bagaimana perbandingan kinerja dan efisiensi energi antara arsitektur x86, ARM, dan RISC-V berdasarkan literatur periode 2021–2026?

RQ2: Faktor-faktor apa yang mendorong peningkatan adopsi ARM pada infrastruktur cloud dan kecerdasan buatan?

RQ3: Bagaimana peluang dan tantangan implementasi RISC-V sebagai arsitektur terbuka pada sistem komputasi modern?

Melalui pertanyaan penelitian tersebut, studi ini diharapkan mampu memberikan gambaran yang lebih sistematis mengenai arah perkembangan arsitektur prosesor modern serta implikasinya bagi dunia akademik dan industri.

2. METHOD

Penelitian ini memakai pendekatan kualitatif deskriptif dengan studi literatur sistematis (Systematic Literature Review) sebagai tulang punggung metodologinya. SLR dipilih karena metode ini menuntut transparansi dan keterukuran dalam setiap langkahnya mulai dari identifikasi, evaluasi, hingga sintesis temuan dari penelitian-penelitian sebelumnya (Muzakkty dkk., 2024; Rosdiyanto dkk., 2025). Secara keseluruhan, alur kerja dibagi menjadi lima tahapan (Gambar 1). Sebuah celah ditemukan sejak awal: kajian yang membandingkan ketiga arsitektur x86, ARM, dan RISC-V secara utuh masih terbilang langka.

Untuk menjaring bahan kajian, beberapa database akademik disusuri sekaligus: IEEE Xplore, ACM Digital Library, SpringerLink, arXiv, dan Google Scholar. Kata kunci yang dipakai pun beragam, mulai dari "RISC", "CISC", "ARM", "x86", dan "RISC-V", hingga "efisiensi energi", "arsitektur komputer", dan "cloud computing" kombinasinya disesuaikan dengan kebutuhan tiap mesin pencari (Muzakkty dkk., 2024). Dari hasil penelusuran awal, diterapkan kriteria inklusi yang cukup ketat. Artikel yang dipilih harus memenuhi tiga syarat: terbit antara 2021–2026, membahas perbandingan atau implementasi RISC dan CISC modern (baik dari sisi perangkat keras maupun lunak), dan tersedia dalam teks lengkap. Setelah proses penyaringan rampung, data yang lolos dibedah lebih lanjut dengan analisis tematik pola-pola berulang, titik-titik perbedaan, dan tren-tren terbaru dicari dari tiap tulisan. Pada akhir tahap inilah temuan-temuan kunci mulai dirangkum untuk menjawab pertanyaan penelitian (Muzakkty dkk., 2024).

Proses seleksi literatur dilakukan secara bertahap mengikuti prinsip Preferred Reporting Items for Systematic Reviews and Meta-Analyses (PRISMA). Pada tahap identifikasi diperoleh 148 artikel dari berbagai basis data. Setelah penghapusan artikel duplikat, tersisa 125 artikel untuk proses penyaringan berdasarkan judul dan abstrak. Sebanyak 87 artikel dieliminasi karena tidak relevan dengan fokus penelitian. Selanjutnya dilakukan evaluasi full-text terhadap 38 artikel. Berdasarkan kriteria inklusi dan eksklusi yang telah ditetapkan, sebanyak 20 artikel dipilih untuk dianalisis secara mendalam.
Tahapan seleksi literatur ditunjukkan pada diagram PRISMA yang menggambarkan proses identifikasi, penyaringan, evaluasi kelayakan, dan pemilihan artikel akhir yang digunakan dalam penelitian.

Dari seluruh proses seleksi tersebut, akhirnya terkumpul 20 artikel yang memenuhi syarat untuk dianalisis lebih mendalam. Informasi yang diekstraksi dari artikel-artikel tersebut disajikan pada bagian hasil penelitian. Informasi dari setiap artikel diekstraksi secara sistematis, lalu dikelompokkan ke dalam empat klaster tematik besar. Keempatnya adalah: (1) perbandingan kinerja dan efisiensi daya dalam skala makro, (2) perjalanan ARM menuju pusat data cloud, (3) implementasi fisik dan fleksibilitas desain pada RISC-V, serta (4) dampak kompleksitas instruksi terhadap proses penerjemahan perangkat lunak. Untuk menjaga agar data yang dipakai tidak meleset, diterapkan triangulasi sumber—yakni membandingkan klaim atau hasil eksperimen dari beberapa literatur berbeda, lalu mengujinya silang. Soal referensi, Mendeley digunakan agar format sitasi dan daftar pustaka tetap rapi dan konsisten sepanjang naskah (Maulana dkk., 2025).

3. RESULT DAN ANALISIS

Sebelum dilakukan pembahasan berdasarkan tema penelitian, dilakukan proses ekstraksi informasi dari 20 artikel yang memenuhi kriteria inklusi. Ringkasan karakteristik dan temuan utama dari literatur yang dianalisis disajikan pada Tabel 1.

Tabel 1. *Sintesis Literatur yang Dianalisis*

No	Penulis	Tahun	Tujuan Penelitian	Metode
1	Rosdiyanto, Zuhro, & Nisfuwadi	2025	Menganalisis perbandingan RISC dan CISC pada sistem tertanam	Studi Literatur
2	Muzakkty et al.	2024	Menjelaskan konsep dan implementasi RISC serta CISC	Studi Literatur
3	Maulana et al.	2025	Membandingkan kinerja dan efisiensi RISC serta CISC	Studi Literatur

4	Simili et al.	2024	Mengevaluasi ARM dan x86 pada infrastruktur WLCG	Benchmark Eksperimental
5	Liu et al.	2021	Meninjau perkembangan arsitektur RISC-V	Survey Literatur
6	Wang, Zhu, & Liu	2024	Membandingkan ARM dan x86 pada private cloud	Benchmark Eksperimental
7	Xie et al.	2024	Menganalisis translasi instruksi CISC ke RISC	Analisis Eksperimental
8	Saiprathyusha & Chandrasekhar	2025	Mengimplementasikan prosesor berbasis RISC-V	Implementasi Hardware
9	Heakl et al.	2024	Menggunakan LLM untuk translasi assembly antararsitektur	Eksperimen AI
10	Rahman, Khan, & Zaman	2024	Meninjau adopsi ARM dari perangkat konsumen ke cloud	Studi Literatur
11	Ali	2023	Membandingkan x86, ARM, dan RISC-V pada aplikasi intensif komputasi	Studi Komparatif
12	Syahputra et al.	2026	Menjelaskan prinsip dasar arsitektur komputer modern	Studi Literatur
13	Batara et al.	2025	Mengkaji organisasi sistem komputer	Studi Literatur
14	Chatzopoulos et al.	2023	Mengkaji efisiensi energi CPU RISC-V out-of-order	Eksperimen Arsitektur
15	Imianosky et al.	2024	Mengembangkan ekstensi vektor pada RISC-V	Pengembangan Arsitektur
16	Loghin	2024	Mengevaluasi ARM pada beban kerja database cloud	Benchmark Eksperimental
17	Chakravarthi & Koteshwar	2025	Mengembangkan sistem berbasis RISC-V	Implementasi Hardware
18	Prabhakaran, Mathan, & Vedanarayanan	2022	Mengembangkan prosesor RISC-V multi-clock pipelined	Implementasi FPGA
19	Qin, Cai, & Huang	2024	Mengembangkan floating-point processor untuk RISC-V	Implementasi Hardware
20	Lalu	2024	Mengimplementasikan prosesor RISC-V 5-stage pipeline pada FPGA	Implementasi FPGA

Sumber: Hasil sintesis penulis berdasarkan 20 artikel yang dianalisis (2021–2026).

Berdasarkan Tabel 1, literatur yang dianalisis dapat dikelompokkan ke dalam empat tema utama, yaitu perbandingan efisiensi energi RISC dan CISC, implementasi ARM pada infrastruktur cloud dan AI, pengembangan ekosistem RISC-V, serta tantangan perangkat lunak dalam migrasi antararsitektur. Pengelompokan tersebut menjadi dasar pembahasan pada Subbab 3.1 hingga 3.5.

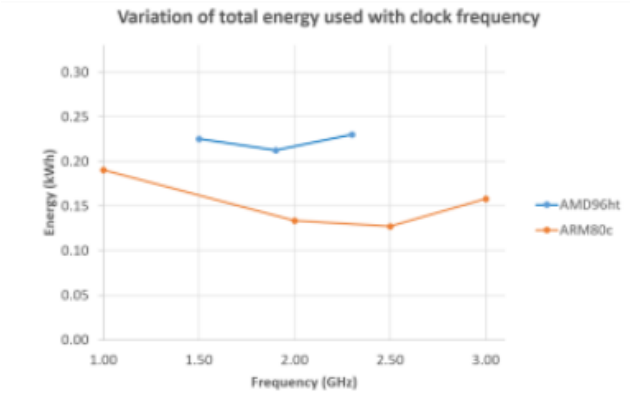
3.1 Perbandingan Karakteristik dan Efisiensi Energi RISC vs CISC

Perbedaan performa antara RISC dan CISC terutama dipengaruhi oleh filosofi desain instruksi yang diterapkan pada masing-masing arsitektur. CISC menggunakan instruksi dengan panjang yang bervariasi dan kompleks untuk meningkatkan kepadatan kode, namun pendekatan ini menyebabkan kompleksitas perangkat keras yang lebih tinggi (Syahputra dkk., 2026). Sebaliknya, RISC menerapkan instruksi yang lebih sederhana dan seragam sehingga sebagian besar instruksi dapat dieksekusi dalam satu siklus clock. Pendekatan ini memindahkan sebagian kompleksitas pemrosesan ke tingkat perangkat lunak dan kompilator (Maulana dkk., 2025; Batara dkk., 2025). Perbedaan tersebut menghasilkan karakteristik operasional yang berbeda sebagaimana ditunjukkan pada Tabel 2.

Tabel 2. *Perbandingan Karakteristik Arsitektur CISC, RISC (ARM), dan RISC-V (Maulana dkk., 2025; Saiprathyusha & Chandrasekhar, 2025)*

Aspek	CISC (x86)	RISC (ARM)	RISC-V
Instruksi	Banyak & kompleks	Sederhana	Sederhana
Konsumsi daya	Tinggi	Rendah	Sangat rendah
Lisensi	Tertutup(Intel/AMD)	Berbayar	Gratis
Fleksibilitas	Tidak ada	Terbatas	Bebas
Ekosistem	Sangat matang	Matang	Berkembang
Dokumentasi	Ribuan halaman	Ribuan halaman	329 halaman
Contoh	Intel x86, AMD	ARM (Apple,Qualcomm)	SiFive, Ventana

Salah satu temuan yang paling konsisten dalam berbagai penelitian adalah keunggulan RISC dalam aspek efisiensi energi. Simili dkk. (2024) menunjukkan bahwa server berbasis ARM memiliki konsumsi daya yang lebih rendah dibandingkan server x86 ketika menjalankan beban kerja yang sama. Selain itu, pada beberapa skenario pengujian, performa ARM juga mampu menyamai bahkan sedikit melampaui performa x86. Temuan tersebut memperlihatkan bahwa ARM menawarkan rasio performa terhadap konsumsi daya yang lebih baik dibandingkan arsitektur x86.



Gambar 1. *Perbandingan Konsumsi Daya ARM vs x86 (Simili dkk., 2024)*

Hasil penelitian Simili dkk. (2024) sejalan dengan temuan Wang dkk. (2024) yang menunjukkan bahwa prosesor berbasis RISC memiliki efisiensi energi dan karakteristik termal yang lebih baik pada lingkungan private cloud. Konsistensi hasil dari berbagai penelitian tersebut menunjukkan bahwa

arsitektur RISC tidak lagi terbatas pada perangkat bergerak, tetapi telah berkembang menjadi alternatif yang layak untuk implementasi pusat data modern (Rosdiyanto dkk., 2025).

3.2 Transisi Arsitektur ARM ke Infrastruktur Cloud dan AI

Dalam beberapa tahun terakhir, ARM mengalami peningkatan adopsi yang signifikan pada infrastruktur pusat data. Perkembangan ini didorong oleh kebutuhan industri untuk mengurangi konsumsi energi, biaya operasional, dan Total Cost of Ownership (TCO) pada layanan komputasi skala besar (Rahman dkk., 2024). Implementasi AWS Graviton dan Apple Silicon menunjukkan bahwa ARM mampu memberikan kombinasi antara efisiensi energi dan performa yang kompetitif pada berbagai skenario komputasi modern.

Loghin (2024) menunjukkan bahwa server cloud berbasis ARM mampu memberikan performa yang sebanding dengan x86 pada beban kerja basis data. Hasil tersebut mengindikasikan bahwa ARM tidak hanya sesuai untuk perangkat bergerak, tetapi juga dapat digunakan pada aplikasi server yang membutuhkan kinerja tinggi dan latensi rendah.

Selain itu, perkembangan aplikasi kecerdasan buatan turut mempercepat adopsi ARM pada pusat data modern. Wang dkk. (2024) menjelaskan bahwa ARM banyak digunakan sebagai host processor untuk akselerator komputasi, termasuk GPU berperforma tinggi seperti Nvidia Grace. Integrasi tersebut memungkinkan efisiensi transfer data dan pemanfaatan sumber daya komputasi yang lebih optimal dibandingkan pendekatan tradisional pada beberapa konfigurasi sistem berbasis x86.

3.3 Posisi, Validasi Fisik, dan Modularitas Ekosistem RISC-V

Di tengah dominasi ARM di ranah RISC, muncullah RISC-V sebagai pendatang baru dengan tawaran yang berbeda: gratis, bebas royalti, dan terbuka. Liu dkk. (2021) mencatat bahwa RISC-V kini telah tumbuh menjadi ekosistem global yang relatif netral secara geopolitik, karena berada di bawah naungan yayasan yang berbasis di Swiss. Implikasinya cukup besar: rantai pasok cip berbasis RISC-V lebih aman dari risiko sanksi dagang antarnegara.

Dari sisi teknis, RISC-V berfungsi sebagai ISA (Instruction Set Architecture) yang menjadi jembatan antara perintah perangkat lunak dan eksekusi perangkat keras—seperti yang diilustrasikan pada Gambar 2. Namun, yang membuatnya menarik adalah sifatnya yang modular. Pengembang bisa menambahkan ekstensi sesuai kebutuhan, tanpa harus membayar lisensi atau menunggu izin dari pemilik IP. Ini membuka peluang besar, terutama bagi negara-negara berkembang yang ingin membangun kemandirian teknologi.

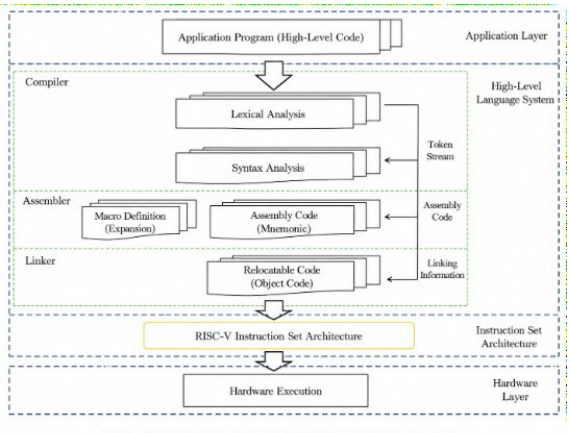


Fig. 1 The translation and execution process of application code

Gambar 2. *Proses Translasi Kode Aplikasi dalam Sistem RISC-V (Liu dkk., 2021)*

Karakter modular RISC-V ternyata bukan sekadar konsep teoretis. Chakravarthi & Koteshwar (2025) menunjukkan bahwa fleksibilitas ini benar-benar terwujud dalam alur translasi instruksi (Gambar 2). Bedanya dengan x86 atau ARM yang harus membawa beban instruksi usang demi kompatibilitas ke belakang, RISC-V membebaskan arsitek untuk hanya memakai modul inti misalnya RV32I atau RV64I lalu menambahkan ekstensi sesuai kebutuhan spesifik aplikasi. Ini bukan hanya soal kebebasan, tapi juga efisiensi: chip tidak perlu membawa "bagasi" yang tidak terpakai.

Bukti bahwa pendekatan ini bekerja di dunia nyata datang dari implementasi prosesor RISC-V 32-bit dengan pipelining 5-tahap pada papan FPGA (Lalu, 2024; Saiprathyusha & Chandrasekhar, 2025). Mekanismenya memecah eksekusi instruksi menjadi lima tahap berurutan: Fetch, Decode, Execute, Memory, dan Writeback. Hasilnya, aliran data berkecepatan tinggi tetap stabil—sebuah pencapaian yang tidak sepele mengingat kompleksitas pengelolaan hazard data dan kontrol dalam pipelining. Pendekatan serupa juga diusulkan oleh Prabhakaran dkk. (2022), yang merancang prosesor pipelined multi-clock berbasis RISC-V untuk meningkatkan fleksibilitas pengaturan frekuensi kerja tanpa mengorbankan stabilitas eksekusi instruksi.

Pengembangan di level mikroarsitektur ini ternyata masih terus bergerak maju. Qin dkk. (2024) melaporkan rancangan unit pemrosesan floating-point untuk fungsi transendental, sementara Imianosky dkk. (2024) fokus pada ekstensi vektor untuk kalkulasi matriks. Kehadiran akselerasi perangkat keras semacam ini membuka peluang besar bagi RISC-V untuk diterapkan di berbagai domain mulai dari edge computing, enkripsi data, hingga pemrosesan AI di perangkat lokal. Menurut saya, inilah salah satu keunggulan RISC-V yang paling menjanjikan: ia tidak hanya terbuka, tapi juga bisa "dibentuk" sesuai kebutuhan lapangan.

3.4 Analisis Tantangan Perangkat Lunak dan Kompleksitas Instruksi

Efisiensi daya dan kebebasan desain yang ditawarkan RISC memang menggiurkan. Namun, dominasi x86 di pasar belum benar-benar tergoyahkan. Salah satu alasannya adalah *legacy software*. Rosdiyanto dkk. (2025) dan Muzakkty dkk. (2024) mengingatkan bahwa ekosistem aplikasi desktop dan enterprise yang sudah puluhan tahun terbangun di atas x86 menjadi benteng pertahanan terkuat CISC. Perangkat lunak lama yang sudah diinvestasikan bertahun-tahun tidak bisa begitu saja dibuang.

Tantangan teknisnya pun tidak ringan. Chatzopoulos dkk. (2023) menemukan bahwa saat RISC dipaksa mengeksekusi instruksi kompleks secara *Out-of-Order*, titik panas konsumsi energi tetap bisa muncul terutama jika kompilator tidak optimal dalam mengatur jalur eksekusi. Intinya, efisiensi RISC tidak otomatis terjadi; ia sangat bergantung pada kualitas perangkat lunak yang menjalankannya.

Masalah lain datang dari dynamic binary translator, yang dipakai untuk menjalankan aplikasi x86 di atas mesin RISC. Xie dkk. (2024) mencatat gejala yang disebut instruction inflation: satu instruksi padat milik CISC terpaksa dipecah menjadi banyak instruksi pendek di RISC. Akibatnya, jumlah operasi melonjak, siklus CPU terbuang percuma, dan keuntungan efisiensi daya yang semula diincar pun lenyap. Jadi, migrasi ke RISC tidak semudah membalik telapak tangan ada ongkos tersembunyi yang harus diperhitungkan.

Untungnya, riset terbaru mulai mencari jalan keluar. Heakl dkk. (2024) melirik pemanfaatan Large Language Models (LLM) untuk mengotomatiskan transpilasi kode assembly dari CISC ke RISC. Sementara itu, proyek RISE *(RISC-V Software Ecosystem)* yang didukung Google, Qualcomm, dan Intel digerakkan untuk memperkuat toolchain RISC-V secara global (Wang dkk., 2024). Ini sinyal positif bahwa ekosistem perangkat lunak RISC mulai mendapat perhatian serius.

3.5 Sintesis Konsensus Literatur Sistematis

Dari 20 artikel yang ditelaah, ada satu kesimpulan yang hampir semua peneliti sepakati: rumpun RISC (ARM dan RISC-V) memang unggul dalam efisiensi daya per watt dan fleksibilitas desain dibandingkan CISC (Ali, 2023; Maulana dkk., 2025). Di balik konsensus itu, arah riset global ternyata terbagi ke dalam tiga klaster yang saling melengkapi.

Pertama, klaster riset pusat data (Simili dkk., 2024; Loghin, 2024; Rahman dkk., 2024). Kelompok ini fokus mengumpulkan bukti empiris seberapa siapkah ARM menggantikan x86 di server dengan beban berat? Hasilnya cukup meyakinkan, tapi masih ada pekerjaan rumah di sisi kompatibilitas.

Kedua, klaster perangkat keras terbuka (Liu dkk., 2021; Lalu, 2024; Qin dkk., 2024). Di sini, perhatian utama adalah uji coba fisik RISC-V: bisakah desain modular ini diwujudkan dalam chip nyata untuk kontroler kustom atau akselerator AI? Jawabannya: sejauh ini, ya.

Ketiga, klaster optimasi instruksi (Xie dkk., 2024; Heakl dkk., 2024). Kelompok ini bergulat dengan masalah perangkat lunak bagaimana menerjemahkan instruksi antararsitektur secara efisien, dan bagaimana membuat kompilasi silang tidak membuang-buang daya.

Yang menarik, ketiga klaster ini sebenarnya saling terkait. Dari sinilah ditarik satu pemahaman penting: masa depan arsitektur komputer tidak lagi semata-mata soal canggihnya silikon. Kematangan ekosistem perangkat lunak seberapa efisien, terbuka, dan matangnya justru menjadi penentu utama.

3.6 Analisis Kritis dan Implikasi Penelitian

Meskipun sebagian besar penelitian menunjukkan keunggulan ARM dan RISC-V dalam efisiensi energi, terdapat beberapa keterbatasan yang perlu diperhatikan. Pertama, lingkungan pengujian yang digunakan dalam berbagai penelitian tidak sepenuhnya seragam sehingga hasil benchmark antararsitektur belum dapat dibandingkan secara langsung. Perbedaan konfigurasi perangkat keras, sistem operasi, dan jenis beban kerja berpotensi memengaruhi hasil pengukuran performa maupun konsumsi daya.

Kedua, sebagian besar penelitian berfokus pada aspek teknis seperti performa prosesor, efisiensi energi, dan implementasi mikroarsitektur. Kajian mengenai biaya migrasi perangkat lunak, kesiapan sumber daya manusia, serta dampak ekonomi dari adopsi arsitektur baru masih relatif terbatas.

Ketiga, implementasi ARM dan RISC-V pada skala industri masih menghadapi tantangan kompatibilitas perangkat lunak. Meskipun berbagai upaya telah dilakukan melalui pengembangan toolchain, emulator, dan teknologi translasi instruksi, kematangan ekosistem perangkat lunak x86 masih menjadi faktor utama yang mempertahankan dominasi arsitektur tersebut pada berbagai sektor industri.

Temuan-temuan tersebut menunjukkan bahwa keberhasilan adopsi suatu arsitektur tidak hanya ditentukan oleh performa perangkat keras, tetapi juga oleh kesiapan ekosistem perangkat lunak, dukungan industri, serta keberlanjutan pengembangan teknologi dalam jangka panjang.

4. DISCUSSION AND CONCLUSION

Setelah menelusuri berbagai studi terbaru, terlihat pola yang cukup jelas: arsitektur RISC baik melalui ARM maupun RISC-V secara konsisten menawarkan efisiensi daya per watt yang lebih baik daripada x86, tanpa mengorbankan performa di beban kerja cloud dan AI. ARM kini memimpin transisi ke pusat data karena didorong oleh kebutuhan industri untuk menekan Total Cost of Ownership. RISC-V, di sisi lain, menawarkan daya tarik berbeda: bebas royalti, modular, dan terbuka untuk dimodifikasi.

Namun, tidak ada arsitektur yang unggul mutlak di segala lini. RISC sangat ideal untuk infrastruktur baru yang mengutamakan efisiensi energi seperti IoT, edge computing, dan pusat data hemat daya. Sementara CISC (x86) masih akan bertahan di lingkungan yang terikat dengan aplikasi lama dan ekosistem perangkat lunak yang sudah mapan.

Implikasi bagi Indonesia:

1) Praktisi teknologi sebaiknya mulai mempertimbangkan ARM atau RISC-V saat merancang sistem baru yang sensitif daya.
2) Di dunia akademis, perguruan tinggi perlu memasukkan modul RISC-V ke dalam kurikulum—ini investasi jangka panjang agar mahasiswa bisa bereksperimen dengan desain perangkat keras tanpa terbebani biaya lisensi.

3) Untuk riset lanjutan, penting untuk melakukan uji performa langsung (hardware benchmarking) di laboratorium lokal, bukan sekadar mengandalkan data sekunder. Potensi LLM untuk mengotomatiskan translasi kode assembly antararsitektur juga layak dieksplorasi lebih dalam.

Kontribusi utama penelitian ini adalah penyusunan sintesis komprehensif mengenai perkembangan arsitektur x86, ARM, dan RISC-V berdasarkan publikasi ilmiah terbaru. Berbeda dengan penelitian terdahulu yang umumnya berfokus pada satu arsitektur atau satu aspek tertentu, penelitian ini mengintegrasikan analisis mengenai kinerja, efisiensi energi, fleksibilitas desain perangkat keras, serta tantangan perangkat lunak dalam satu kerangka kajian yang terpadu. Hasil penelitian ini diharapkan dapat menjadi referensi bagi akademisi, praktisi industri, maupun pengambil kebijakan dalam menentukan strategi pengembangan dan adopsi teknologi komputasi modern.

Keterbatasan Penelitian:

Penelitian ini hanya mengandalkan data sekunder dari literatur yang tersedia, tanpa melakukan pengujian langsung pada perangkat keras. Jumlah artikel yang dianalisis (20 artikel) juga relatif terbatas, sehingga generalisasi temuan perlu dilakukan dengan hati-hati. Selain itu, sebagian besar literatur berasal dari studi kasus di luar negeri, sehingga konteks Indonesia masih perlu dieksplorasi lebih lanjut melalui riset empiris di dalam negeri.

REFERENCES

[1] R. Rosdiyanto, S. F. Zuhro, and R. Nisfuwadi, "Comparative Analysis of RISC and CISC Architectures in Modern Embedded System Development," bit-Tech, vol. 8, no. 2, pp. 1910–1917, 2025.
[2] F. Muzakkty, M. R. Muttaqin, A. F. Mubbin, A. Kartika, and Z. Azizah, "Sistem berbasis RISC & CISC pada organisasi dan arsitektur komputer," Kohesi: Jurnal Multidisiplin Saintek, vol. 3, no. 7, pp. 100–111, 2024.
[3] A. Maulana, A. Putri, M. A. F. Syakir, R. S. Saputra, and M. D. Lestari, "RISC vs CISC: Studi kinerja dan efisiensi dalam organisasi arsitektur komputer," Jupiter: Publikasi Ilmu Keteknikan Industri, Teknik Elektro dan Informatika, vol. 3, no. 4, pp. 157–171, 2025.
[4] E. Simili et al., "ARMing HEP for the future Energy Efficiency of WLCG sites (ARM vs. x86)," in EPJ Web of Conferences, vol. 295, p. 11007, 2024.
[5] C. Liu, Y. J. Wu, J. Z. Wu, and C. Zhao, "Survey on RISC-V system architecture research," Journal of Software, vol. 32, no. 12, pp. 3992–4024, 2021.
[6] S. Wang, W. Zhu, and Y. Liu, "Performance of Domestic CPU Based on X86 and ARM Architecture in Private Cloud Scenarios," in 2024 6th International Academic Exchange Conference on Science and Technology Innovation (IAECST), 2024, pp. 104–108. doi: 10.1109/IAECST60924.2024.00025.
[7] B. Xie et al., "An instruction inflation analyzing framework for dynamic binary translators," ACM Transactions on Architecture and Code Optimization, vol. 21, no. 2, pp. 1–25, 2024.
[8] P. Saiprathyusha and C. Chandrasekhar, "Implementation of RISC-V processor," in ITM Web of Conferences, vol. 74, p. 02006, 2025.
[9] A. Heakl, C. Abi, R. Hossam, and A. Mahmoud, "From CISC to RISC: language-model guided assembly transpilation," arXiv preprint arXiv:2411.16341, 2024.
[10] T. N. Rahman, N. Khan, and Z. I. Zaman, "Redefining Computing: Rise of ARM from consumer to Cloud for energy efficiency," arXiv preprint arXiv:2402.02527, 2024.
[11] W. Ali, "Exploring Instruction Set Architectural Variations: x86, ARM, and RISC-V in Compute-Intensive Applications," Authorea Preprints, 2023.
[12] M. Syahputra et al., ARSITEKTUR KOMPUTER PRINSIP DAN DESAIN SISTEM. CV GET PRESS INDONESIA, 2026.
[13] I. C. Batara et al., Organisasi Sistem Komputer. Arsy Media, 2025.
[14] O. Chatzopoulos, G. Papadimitriou, W. S. Wong, and D. Gizopoulos, "Energy efficiency of out-of-order CPUs: Comparative study and microarchitectural hotspot characterization of RISC-V designs,"

in 2023 IEEE International Symposium on Workload Characterization (IISWC), 2023, pp. 216–220. doi: 10.1109/IISWC59245.2023.00030.
[15] C. Imianosky, D. A. Santos, D. R. Melo, F. Viel, and L. Dilillo, "Reliability and Performance Evaluation of a RISC-V Vector Extension Unit for Vector Multiplication," in 37th IEEE International Symposium on Defect and Fault Tolerance in VLSI and Nanotechnology Systems, 2024.
[16] D. Loghin, "Are arm cloud servers ready for database workloads? An experimental study," IEEE Transactions on Cloud Computing, vol. 12, no. 3, pp. 818–829, 2024.
[17] V. S. Chakravarthi and S. R. Koteshwar, "RISC-V-Based Processor Systems," in SOC-Based Solutions in Emerging Application Domains, Cham: Springer Nature Switzerland, 2025, pp. 129–161.
[18] S. Prabhakaran, N. Mathan, and V. Vedanarayanan, "Design and analysis of a multi clocked pipelined processor based on RISC-V," in 2022 International Conference on Communication, Computing and Internet of Things (IC3IoT), 2022, pp. 1–5. doi: 10.1109/IC3IOT53935.2022.9767938.
[19] B. Qin, G. Cai, and Z. Huang, "Design and implementation of floating-point transcendental function processor based on risc-v architecture," in 2024 13th International Conference on Communications, Circuits and Systems (ICCCAS), 2024, pp. 59–63. doi: 10.1109/ICCCAS62136.2024.00017.
[20] V. Lalu, "Design and implementation of 5-stage pipelined risc-v processor on fpga," in 2024 28th International Symposium on VLSI Design and Test (VDAT), 2024, pp. 1–6. doi: 10.1109/VDAT63601.2024.00010.